

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-198869

(43)Date of publication of application : 19.07.1994

(51)Int.Cl.

B41J 2/01

B41J 29/00

(21)Application number : 05-252726

(71)Applicant : HEWLETT PACKARD CO <HP>

(22)Date of filing : 08.10.1993

(72)Inventor : SAUNDERS MICHAEL B
GARCIA ANDRE
SECCOMBE S DANA
BADYAL RAJEEV
HULINGS JAMES R

(30)Priority

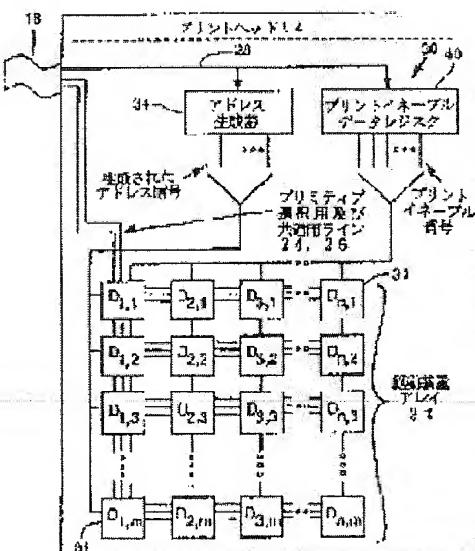
Priority number : 92 958833 Priority date : 08.10.1992 Priority country : US

(54) PRINTING HEAD REDUCED IN NUMBER OF INTERCONNECTION ELEMENTS WITH PRINTER

(57)Abstract:

PURPOSE: To increase the number of the ink jet nozzles of a printing head without increasing the number of the interconnection lines between the printing head (hereinbelow referred to as PH) and a printer.

CONSTITUTION: The number of interconnection elements 24, 26, 28 for transmitting a printing command to a PH 14 from a printer is reduced by the use of a PH driving circuit 30. The PH driving circuit 30 is equipped with the matrix of a driver controlled by a gate and feed and control connectors. By enabling the line and row of the driver by using the feed and control connectors, the number of the connectors is reduced. In order to further reduce the number of the control connectors, a multiplexer can be arranged. A separate PH driving circuit 30 is equipped with a resistor 40 for the conversion to a format for adding the series stream of the printing enabling signal from the printer to a switching device related to one or more heater resistor at the same time. An address generator 34 on the PH 14 generates an address signal corresponding to the address generating signal from the printer. The printer supplies constant power to the PH 14 and the energization of the heater resistor becomes the function of the address signal and the printing enable signal but not the function of power.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-198869

(43)公開日 平成6年(1994)7月19日

(51)Int.Cl.⁵
B 41 J 2/01
29/00

識別記号

府内整理番号

F I

技術表示箇所

8306-2C
9113-2CB 41 J 3/ 04
29/ 001 0 1 Z
C

審査請求 未請求 請求項の数1(全 9 頁)

(21)出願番号 特願平5-252726
 (22)出願日 平成5年(1993)10月8日
 (31)優先権主張番号 958833
 (32)優先日 1992年10月8日
 (33)優先権主張国 米国(US)

(71)出願人 590000400
 ヒューレット・パッカード・カンパニー
 アメリカ合衆国カリフォルニア州パロアルト
 ハノーバー・ストリート 3000
 (72)発明者 マイケル・ビー・サンダーズ
 アメリカ合衆国オレゴン州97330コーヴァ
 リス、ノースウエスト・エルムウッド・ド
 ライヴ・4227
 (72)発明者 アンドレ・ガーシア
 アメリカ合衆国オレゴン州97330コーヴァ
 リス、ノースウエスト・アーバリータム・
 ロード・9003
 (74)代理人 弁理士 古谷 露 (外2名)

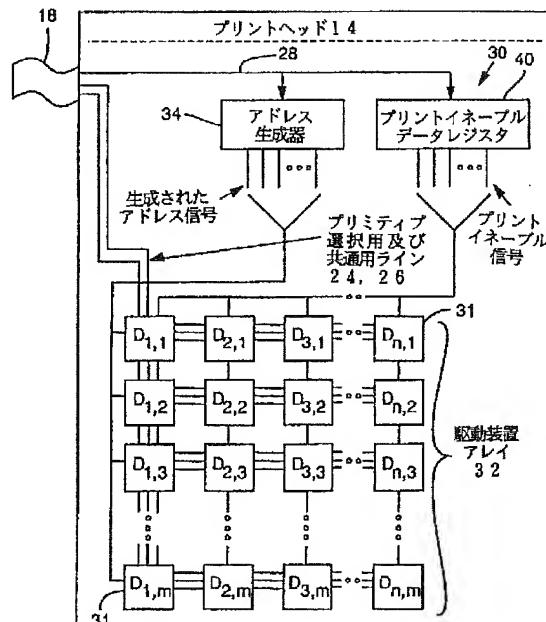
最終頁に続く

(54)【発明の名称】 プリンタとの相互接続体を削減したプリントヘッド

(57)【要約】

【目的】 ^アプリントヘッド(以下PH)及び^アプリタ間の相互接続ライン数を増大させずに^アプリントヘッドのインカセット/バス数を増大させること

【構成】 ^アプリタ12からPH14へプリントコマンドを伝送する為の相互接続体24, 26, 28をPH実装回路16, 30の使用により削減。PH駆動回路16はゲートと給電用及び制御用接続体とで制御される駆動装置31のマトリクスを備える。給電用及び制御用接続体を用いて駆動装置の行及び列を^アプリ^アプリ^アリ^アにすることによって接続体を削減。制御用接続体を更に削減する為にマトリクス70を配設可能。別のPH駆動回路30は^アプリタ12からの^アプリトイネーブル信号の直列ストリームを1つ以上のヒータ抵抗44に関するスイッチ^アプリ^アリ^ア装置46に同時に加える為のフォーマットへ変換する為のレジ^アス^アタ40を備える。PH14上のアドレス生成器34は^アプリタ12からのアドレス生成信号に応じてアドレス信号を生成。^アプリタ12がPH14に定電力を供給しヒータ抵抗44の付勢は電力ではなくアドレス信号及び^アプリトイネーブル信号の関数となる。



【特許請求の範囲】

【請求項1】プリンタと相互接続されるサーマルインクジェットプリントヘッドであって、

前記プリントヘッドに定電力を供給する為の給電用相互接続体と、

前記プリントヘッドにプリントコマンドを供給する為の制御用相互接続体と、

前記給電用相互接続体に各々が接続された複数のヒータ抵抗と、

前記給電用相互接続体からの電力で前記ヒータ抵抗の各々を選択的に付勢する為のスイッチング装置であって、その各々が、前記ヒータ抵抗を付勢する為に前記制御用相互接続体からのプリントコマンドに応答する、前記スイッチング装置とを備えたことを特徴とする、前記サーマルインクジェットプリントヘッド。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は一般に、サーマルインクジェット印刷に関し、特に、プリントヘッド上のインクジェットノズル数を増大させると共に、プリンタとプリントヘッドとの間の電気的相互接続数を最小限にする新規のプリントヘッドの設計に関する。ここで用いる「プリントヘッド」という用語は、インク供給源及びその供給源に取り付けられるインク滴生成機構を意味し、カートリッジまたはペンとして知られるものである。

【0002】

【従来の技術】印刷品質及び処理能力は、サーマルインクジェットプリンタの設計における重要な課題である。印刷品質は、とりわけ、プリントヘッドのインクジェットノズル間の間隔によって左右される。印刷性能が高いほど鮮鋭な印刷出力が生成され、より優れたディザリングによって一層多くのカラーが得られる。印刷処理能力はプリント幅によって左右される。プリント幅が広いほど、1ページのプリントに必要なプリントヘッドの通過回数が少なくなる。

【0003】上記の課題はいずれも、プリントヘッド上のインクジェットノズル数を増やすことにより達成できる。ノズルを互いに一層近接して配置することにより、印刷品質を向上させることができる。プリントヘッド上により多くのノズルを設けることによって、プリント幅が増大する。しかし、ノズルを追加する場合には、それに関連して、ヒータ抵抗と、制御論理回路と、電源用及び制御用の相互接続ラインとから成る駆動装置を追加する必要がある。それらの相互接続ラインは、プリントヘッド上の駆動装置をプリンタ内のプリントヘッドインターフェース回路に電気的に接続する可撓性ワイヤまたはそれと等価な導体である。これらの相互接続ラインは、一端がプリンタ内の制御回路に接続され、他端がプリントヘッド上の駆動回路に接続されたリボンケーブル内に収納することができる。

【0004】相互接続ラインは、プリンタ設計における主なコスト生成源であり、駆動装置の数を増やすために相互接続ラインを増やすと、コストが増大することになる。また、相互接続ラインは、プリンタの信頼性にも影響を与え、相互接続ラインを一層多く使用すると、プリンタが故障する確率が高くなる。従って、プリントヘッド上の駆動装置の数が年々増大すると共に、1駆動装置当たりの相互接続ラインの数を減少させる試みがなされてきた。現在研究されているアプローチの1つに「一体型駆動ヘッド」またはIDHによる多重化と呼ばれるものがある。このIDHでは、駆動装置はプリミティブ(primitive)として知られるグループに分割される。各プリミティブは、独自の給電用相互接続ライン（「プリミティブ選択」）及びリターン相互接続ライン（「プリミティブリターン」）を有している。更に、特定の駆動装置をイネーブルにするために多数の制御ラインが使用される。これらの制御ラインまたはアドレスラインは、全てのプリミティブ間で共用される。このアプローチは、XYマトリクスによるものと考えることができる。ここで、Xはプリミティブ数（行）、Yは1プリミティブ当たりの駆動装置数（列）である。各々の駆動抵抗の付勢（「点弧」）は、プリミティブ選択により、及び各抵抗と直列に接続されたスイッチとして作用するMOSFET等のトランジスタにより制御される。1つ以上のプリミティブ選択（X1, X3他）を付勢してそれに関連するトランジスタ（例えばY2）のゲートを駆動することにより、複数のヒータ抵抗を同時に点弧させることができる。このようなマトリクスに必要な相互接続ラインの数は、駆動装置毎の相互接続ラインの数よりも少なくて済む。その数は、各駆動装置が独自のプリミティブ選択用相互接続ラインを有すると共にプリミティブ共用相互接続ラインを他の駆動装置と共に直接駆動式のアプローチより大幅に少ないものとなる。

【0005】IDH多重化によるマトリクス方式のアプローチは、直接駆動式のアプローチに比較して改善を提供するものである。しかし、現在のところ計画段階ではあるが、このマトリクス方式のアプローチには欠点がある。各プリミティブ毎のプリミティブ選択用相互接続ラインは、オンオフ状態の迅速な切換えが可能なスイッチング電源により駆動されなければならない。このような電源は、定電力の即ち静的な電源に比較して高価であり、また故障し易いものである。更に、そのようなマトリクス方式の場合であっても、その相互接続ラインの数は $3\sqrt{n}$ （nは駆動装置数）というオーダーの大きい値となる。従って、マトリクスを用いた場合であっても、駆動装置の数が著しく増大すれば、やはり相互接続ラインの数は不所望に増大することになる。

【0006】

【発明が解決しようとする課題】従って本発明の課題は、プリントヘッドとプリンタとの間の相互接続ライン

の数を増大させることなく、プリントヘッド上のインクジェットノズルの数を増大させることにある。

【0007】本発明の別の課題は、プリントヘッド上の1駆動装置当たりに必要な相互接続ラインの数を最小限にすることにある。

【0008】本発明の更に別の課題は、制御機能をプリンタからプリントヘッドへ移すことにより、プリンタ制御回路のコスト及び複雑さを低減させることにある。

【0009】

【課題を解決するための手段】一実施例では、本発明によるプリントヘッドは、プリントヘッドに定電力を供給するための給電用相互接続ラインと、プリントヘッドにプリントコマンドを与えるための制御用相互接続ラインとを備えている。複数のヒータ抵抗が給電用相互接続ラインにそれぞれ接続されている。また、給電用相互接続ラインからの電力により各ヒータ抵抗を選択的に付勢するスイッチング装置が設けられている。各スイッチング装置は、制御用相互接続ラインからのプリントコマンドに応じて、ヒータ抵抗を付勢する。

【0010】別の実施例では、プリントヘッドは、複数グループのヒータ抵抗と、イネーブルとなった際に前記の各グループに選択的に電力を供給するための給電用相互接続ラインとを備えている。1グループ中の各ヒータ抵抗を選択的に付勢するために、複数グループのスイッチング装置が設けられている。制御用相互接続ラインは、それがイネーブルとなった際に、各グループのスイッチング装置を作動させる。プリントヘッド上のヒータ抵抗は、その抵抗に関する給電用相互接続ライン及び制御用相互接続ラインの双方がイネーブルになった際に付勢される。

【0011】本発明のプリントヘッドについての変形例には、以下で詳述する多重化された相互接続ライン、エネルギー制御、グレースケール変調その他の機構が含まれる。

【0012】本発明の上述その他の課題、特徴、及び利点は、図示の幾つかの好適実施例に関する以下の詳細な説明によって一層明らかとなろう。

【0013】

【実施例】図1は、インクジェットプリンタ12及びIDHインクジェットプリントヘッド14と共にプリントヘッドインタフェース回路10を示すものである。プリントコマンドは、従来設計のインタフェース回路10から複数の相互接続ライン18を介してプリントヘッド14上の駆動回路に伝送される。その相互接続ライン18には、プリミティブ選択用相互接続ライン、プリミティブ共通用相互接続ライン、及び制御用相互接続ラインが含まれる。この相互接続ライン18は、ヒータ抵抗の付勢を制御するために、種々の接続パッドを介してプリントヘッド14上の駆動回路に接続されている。

【0014】基本的な実施例

図2は、プリンタからのプリントコマンドに応じてどの駆動装置を点弧すべきかを選択するため、プリントヘッド14上の駆動回路16内の駆動マトリクス（矩形アレイ）を示すものである。マトリクスを行及び列に関して説明するが、その関係は、マトリクス内のまたはプリンタ上の駆動装置の構成についての物理的制約の示唆を意図したものではないことが理解されよう。駆動装置は、プリントコマンド中の2つのイネーブル信号によりマトリクス内で特定できる限り、任意の態様で構成可能なものである。各駆動装置は一般に、ヒータ抵抗(R_h)20と、スイッチング装置22と、プリミティブ選択用相互接続ライン24と、プリミティブ共通用相互接続ライン26と、制御用相互接続ライン28とを備えている（寄生抵抗(R_p)も図示されている）。また、スイッチング装置22は、プリミティブ選択用相互接続ライン24とプリミティブ共通用相互接続ライン26との間で抵抗20と直列に接続されている。制御用相互接続ライン28は、スイッチング装置22を導通状態と非導通状態との間で切り換えるためにスイッチング装置22に接続されている。導通状態では、スイッチング装置22は、プリミティブ選択24から抵抗20を介してプリミティブ共通用相互接続ライン26に至る回路を完成させてヒータ抵抗を付勢する。

【0015】マトリクス内の各行の駆動装置は、プリミティブであり、図2に示す最上行のPS1等の関連するプリミティブ選択（「電力」）相互接続ライン24に給電を行うことにより選択的に点弧することができる。1つのヒータ抵抗20につき均一のエネルギーを供給するため、プリミティブ選択相互接続ライン及びプリミティブ共通用相互接続ラインの寄生抵抗 R_p は図示のように慎重に平衡化され、1つのプリミティブにつき一時に1つの抵抗20のみが付勢される。しかし、任意数のプリミティブ選択ラインを同時にイネーブルにすることができる。このようにして、PS1, PS2等のイネーブルにされた各プリミティブ選択ライン24は、電力とイネーブル信号のうちの1つとの双方を駆動回路16に供給する。駆動マトリクスに対する別のイネーブル信号は、各々の制御用相互接続ライン28により供給されるA1, A2等のアドレス信号であり、好適には、一時にその1つのみが能動化する。各々の制御用相互接続ライン28は、マトリクス列中の全てのスイッチング装置22と接続されており、相互接続ラインがイネーブルまたは「能動」になった際、即ち、スイッチング装置22をオンにする電圧レベルになった際に、全てのスイッチング装置が導通状態となるようになっている。或るヒータ抵抗 R_h に関するプリミティブ選択用相互接続ライン24及び制御用相互接続ライン28の双方が同時に能動状態にある場合にその抵抗20が付勢される。その代替策として、各マトリクス列をプリミティブその他の規定された駆動装置グループとすることが可能であり、及び、各行を单一の制御用相互接続ライン28に接続された列その他の規定された駆動装置グループとすることが

できる。ここで用いる「マトリクス」という用語は、物理的ではなく電気的な関係を表すものである。

【0016】図2のプリントヘッド駆動回路を制御するための相互接続ラインは、各プリミティブ毎の別個のプリミティブ選択用相互接続ライン及びプリミティブ共通用相互接続ラインと、各マトリクス列毎の別個の制御用相互接続ラインとを備えている。代表的な駆動マトリクスは、8つのプリミティブ及び13の列からなる配列により構成され、29本の相互接続ラインを必要とする。同様のマトリクスを用いて駆動装置数を300まで増大させた場合であっても、相互接続ライン数は49に増大するだけである。

【0017】最新式の実施例

図3は、相互接続ライン24, 26, 28の数を最小限にするプリントヘッド駆動回路30の最新式の実施例を示すものである。プリミティブ選択用相互接続ライン24と共に通用相互接続ライン26とが駆動装置31のアレイ32に定電力を供給する。ここで用いられるマトリクス等の「アレイ」とは、物理的ではなく電気的な関係を意味している。アレイ32中の寄生抵抗 R_p が全体に亘って平衡化されているものと仮定すると、駆動装置のアレイ全体には、各々の相互接続ライン24, 26のうちの1つが最小限必要である。そのような平衡化は、実際に達成させることが困難なものであるため、図2に示す態様で接続された相互接続ライン24, 26を各々が有するプリミティブへとアレイ32を分割することが望ましい。その代替策として、後述するようにエネルギー制御回路を駆動回路30に組み込むことも可能である。

【0018】制御用相互接続ライン28は、プリンタのインターフェース回路10から駆動回路30へプリントコマンドを供給する。このプリントコマンドには、クロック信号等のアドレス生成信号とプリントイネーブル信号などが含まれる。これらの2つの信号は、別個の相互接続ライン28で伝送するか、または後述するように、公知のデータ圧縮技術を利用して1つの信号に組み合わせて单一の相互接続ラインで伝送することができる。2つの信号がどのようにしてプリントヘッド14に到達したにせよ、 $n \times m$ 個の駆動装置を備えた駆動装置アレイから1つ以上の駆動装置31を選択するために、それらの信号は回路30の異なる構成要素に送られる。

【0019】その構成要素のうちの1つはアドレス生成器34であり、このアドレス生成器34は、プリントコマンドを受信し、それに応じてアレイ32の駆動装置31用のアドレス信号を生成する。アドレス生成器34は、アドレス生成信号を受信するための入力部と、アドレス信号をアレイ32の駆動装置に伝送するための出力部としての複数のアドレスラインとを有している。アドレスラインは、一時に一本だけが能動になるのが好適であるが、必要なならば、アドレス生成器34が複数のアドレス信号を同時に生成するようにすることも可能である。これらのアドレ

スラインの各々は、アレイ32中の駆動装置の行に相互接続され、行中の各駆動装置がアドレスを受信するようになっている。アドレス生成器34は、状態機械や循環シフトレジスタその他の、アドレス生成信号を受信し、それに応じて複数のアドレス信号を生成する、等価な装置とすることができます。図6は、そのようなアドレス生成器34のシフトレジスタによる実施例を示すものであり、これは、出力部が入力部に接続された多数のDフリップフロップ36から成るものである。この実施例の場合、アドレス生成信号は、各フリップフロップ36のクロック入力に加えられるプリントコマンド中のクロック信号37である。アドレス生成器34の出力A(1), A(2), ..., A(n)は、別々に順次に能動化される。プリンタからリセット信号38を受信するためにリセット入力を設けることもできる。アドレス生成器34の初期状態へのリセットは、プリンタの電源投入時またはその他のプリントプロセスにおける適当な時点で必要となることがある。

【0020】図3を再び参照する。点弧すべき駆動装置31を選択するための駆動回路30の別の構成要素は、プリントイネーブルデータレジスタ40等のプリント制御装置である。レジスタ40は、プリントコマンドを受信し、それに応じて1つ以上のプリントイネーブル信号を生成する。それらのプリントイネーブル信号の機能は、図2の実施例のプリミティブ選択用相互接続ライン24, 26により提供されるイネーブル機能と類似したものである。詳細には、レジスタ40は、プリンタ12から受信したプリントイネーブル信号の直列ストリームを、アレイ32中の1つ以上の駆動装置列にプリントイネーブル信号を同時に加えるためのフォーマットへ変換する。図7は、互いに接続された1行のDフリップフロップ42から成る直列/並列シフトレジスタという形態でのレジスタ40の一実施例を示すものである。プリントコマンドデータは、最初のフリップフロップのD入力に直列に供給され、アレイ32中のm番目の列に対応するm番目のフリップフロップの出力までスルーでクロックを行う。フリップフロップ42の出力は並列で提供される。Dフリップフロップ42のクロックを行うためのクロック信号は、アドレス生成器34用のアドレス生成信号を形成するものと同じ信号にすることができ、また別の信号にすることもできる。

【0021】駆動装置D1, 1~Dn, nは、多くの方法によって構成することができる。その好適な設計を図4Aに示す。同図において、各駆動装置31は、ヒータ抵抗44と、この抵抗と直列のMOSFET等の関連するスイッチング装置46と、このスイッチング装置46を制御するために接続された2入力ANDゲート等の論理ゲート48とを備えている。抵抗44及びスイッチング装置46は、給電用相互接続ライン24と共に通用相互接続ライン26との間に接続されている。ゲート48への入力は、信号Ax (Xはアレイ32のx番目の行を示す) 等のアドレス生成器34からのアドレス信号、及び、抵抗40からのプリントイネーブル信号

PEy (yはアレイ32のy番目の列を示す) である。スイッチング装置46は、論理ゲート48における上記2つの信号の有無によって導通状態と非導通状態との間で駆動される。従って、特定の駆動装置を点弧するためのプリンタ12からのプリントコマンドに応じて、スイッチング装置46は、給電用相互接続ライン24から抵抗を介して共通用相互接続ライン26へ電流が流れることを可能にすることにより、関連するヒータ抵抗44を付勢する。

【0022】勿論、当業者であれば理解されるように、上記構成要素の代わりに多くの等価な装置を用いることが可能である。例えば、この特定実施例では、スイッチング装置46が導通状態に切換えられると、ヒータ抵抗44を介して回路が完成される。スイッチング装置46を非導通状態に切り換えるといった代替構成も可能である。

【0023】エネルギー制御機構を備えた駆動回路アレイ32中のプリミティブを使用することなく1抵抗当たりの点弧エネルギーを均一化できる場合には、給電用相互接続ライン24, 26の数を最小限に削減することができる。理想的な場合には、給電用相互接続ラインは、1本の給電用相互接続ライン24及び1本の共通用相互接続ライン26へと削減することができる。このような構成により、所望とあらば、図3のアレイ32中の1行につき2つ以上の駆動装置を点弧することが可能になる。

【0024】これを可能にするため、各ヒータ抵抗44に供給されるエネルギーを制御するための機構が設けられている。図4Bは、エネルギー制御回路50といった形態での上記機構の一例を示すものである。回路50は、各ヒータ抵抗44に印加される電圧を監視し、その監視された電圧を基準電圧と比較する。このような比較の出力は、スイッチング装置46のゲートに印加される駆動信号の強度を制御し、これにより、抵抗44に印加される所望電圧を達成するのに充分なだけスイッチが導通状態へと駆動される。回路50の一形態を図5に示す。計測増幅器52は、抵抗44による電圧降下を測定する。この電圧の大きさは、アレイ32中の各ヒータ抵抗44に関する基準電圧と同一の基準電圧REFと比較器54において比較される。比較器54の出力信号は、レベルシフト回路56に印加される。このレベルシフト回路56は、スイッチング装置46のゲートに印加された電圧レベルを適当な方向にシフトするものである。回路50及びその幾つかの等価回路は、本出願の米国特許第5,083,137号で詳細に開示されている。なお、前記引用をもってその開示内容を本明細書に包含させたものとし、その詳細な説明は省略することとする。

【0025】

データのデコード及び圧縮機構を備えた駆動回路

図8は、図3の実施例の一部を示すブロック図であり、同図において、データ変換器58は、プリンタ12からの相互接続ラインと駆動回路30との間に配設されている。このデータ変換器58は、エンコードされた電気信号をデコ

ードし、データが圧縮されている場合にはそのデータの圧縮解除も行う。多数のエンコード機構の何れをも利用可能であり、これにはパルスコード変調、パルス幅変調、ランレングス制限エンコード及び時分割多重化等が含まれるが、これらに限定されるものではない。そのような機構を利用することにより、エンコードを用いない場合に比較して、プリントコマンドを单一の相互接続ラインで、または、少なくとも一層少ない相互接続ラインで搬送することができる。従来設計のデータ変換器58は、プリントコマンドを、プリントイネーブル信号及びアドレス生成信号（または、プリントヘッドでアドレス生成が行われない場合はアドレス信号）に変換する。

【0026】

グレースケール変調機構を備えた駆動回路
プリンタ12によりプリントされるインク（多色または黒）の輝度は、インク滴の体積及びインク滴の速度によって左右される。この輝度は、スイッチング装置46（または図2のスイッチング装置22）のゲートに印加される制御電圧を変動させることにより一定の割合で増減させることができる。この電圧は、上述のように、給電用相互接続ライン24, 26によりヒータ抵抗に供給されるエネルギー量を制御する。このようなグレースケール印刷を提供するアプローチの1つを図9に示す。

【0027】オン／オフプリントヘッド基準電圧によって多数のアナログ電圧レベルGL1, ..., GLnが生成されて、各スイッチング装置46の入力に接続するマルチプレクサ60等の選択装置に信号入力として供給される。PE.LVLは、mビットバス($m=\log_2 n$)であり、これは、マルチプレクサ60の選択入力に接続されて、マルチプレクサでのアナログ電圧レベルの選択を制御する。Axはマルチプレクサ60のイネーブル入力へのアドレス信号である。この機構は、アレイ32中の駆動装置の各々の行毎に、1グループのmビットのプリントイネーブルデータを必要とする。特定の駆動装置のアドレス信号及びそのPE.LVLバスの双方が能動となった際に、その駆動装置が点弧される。選択されるアナログ電圧GLは、PE.LVLプリントイネーブルバス上のデータによって決まる。

【0028】行の部分多重化

ここで図10を参照する。プリントヘッド14への相互接続ラインを削減する別のアプローチは、図2の回路16中の駆動装置への制御用相互接続ラインの多重化である。このアプローチは「行の部分多重化」(RSM)と呼ばれる。制御用相互接続ラインを矩形（または略矩形）アレイへと多重化することにより、相互接続ラインの数は「(列数×2) + (行数の平方根×2)」となる。RSMを用いた場合、最適化時の相互接続ラインの総数は、 $3\sqrt{n}$ から $3\sqrt[3]{n}$ へと削減される。

【0029】RSMによる相互接続ラインの削減は、最新式の実施例及びその変形形ほど劇的ではないものの、RSMは、簡素であり、例えば実施に必要なトランジス

タ等の能動素子の数が少なくて済むという利点を有している。RSMはまた、簡単なNMO Sプロセスを利用して必要なプリントヘッド回路を製造することを可能にするものである。例えば、図2の駆動回路16と比較した場合、RSMに必要な能動素子の追加数は、そのマトリクス中の行数に等しい。従って、RSMが駆動回路の大きさに与える影響は無視可能なものである。事実、駆動回路の特定のレイアウトに依存して、RSMは、相互接続パッド数の削減により、回路の大きさを実際に縮小することが可能である。図10に示すような抵抗ートランジスタ論理(RTL)構造を用いてRSMを実施する場合、簡単なNMO S工程を利用してその構造を生成することができる。

【0030】図10はRSMの簡単な例を示すものである。構造的には、マルチプレクサ70は、プリントヘッド14上に配設され、抵抗R₇₁及びゲート72を介して直列接続されたX入力グループ及びY入力グループから構成されている。制御ラインA_iは、各々の抵抗R_b及びゲート72の間のノードに1箇所で接続され、また別の位置で、駆動回路16中の1つのスイッチング装置22に接続されている。各入力グループは、単一のX入力と、各々が所望の抵抗R_bとゲートとY入力とを通る複数の経路とを有している。Y入力は複数のグループに共通である。X_i入力信号がイネーブルになってY_i入力信号がディセーブルになると、制御ラインA_iがイネーブルになる。

【0031】RSMの動作に際しては、スイッチング装置22への制御ラインA₁...A_iは、一時に1つだけ順次イネーブルにされる。例えば、ラインA₁をイネーブルするには、入力X₁, Y₂がイネーブルにされ、入力X₂, Y₁がディセーブルにされる。同様に、制御ラインA₂...A_iが順次イネーブルにされる。

【0032】行マルチプレクサ70により消費される電力は、抵抗R_bの抵抗値と反比例する。抵抗は、その消費電力によりプリントヘッドの温度が過大となってプリント品質を劣化させないよう充分な抵抗値を有していないければならない。しかし、駆動回路16中の駆動装置31をオンにするためのスイッチング時間は抵抗R_bの値と比例する。従って、プリントヘッドの温度の低減とスイッチング時間の短縮化という希望は相反するものである。スイッチング時間、消費電力及び温度を低減する方法の1つに、X入力数を増大させ、Y入力数を削減するという方法がある。しかし、この選択は、相互接続ライン数及び能動素子数を上記の最小値から増大させることになる。

【0033】本発明の原理を、好適実施例及びその幾つかの変形例に関して図示及び説明してきたが、当業者には明らかであるように、その実施例は、上記原理から逸脱すること無く修正可能なものである。本発明の原理は、広範な等価な実施例に応用できるものである。例え

ば、アドレス信号は所望とあらば、駆動回路30中で生成するのではなく、相互接続ラインを介してプリンタから直接得るようにすることができる。論理ゲート48及びスイッチング装置46等の部品は、ルックアップテーブル、比較操作その他のアナログまたはソフトウェアベース構造で代用することができる。従って、例示の具体例は、本発明の好適形態での一実施例に過ぎず、本発明の範囲を限定するものではないとみなされるべきである。従って、特許請求の範囲に記載の本発明の思想及び範囲内にある上述その他の実施例の全てを本発明として請求する。

【0034】

【発明の効果】本発明は上述のように構成したので、プリントヘッドとプリンタとの間の相互接続ライン数を増大させることなく、プリントヘッドのインクジェットノズル数を増大させることができる。

【図面の簡単な説明】

【図1】プリンタと、プリントヘッドと、その双方間の相互接続ラインとを示すブロック図である。

【図2】図1のプリントヘッド内の駆動装置のマトリクスの概要を示す回路図である。

【図3】本発明によるプリントヘッド駆動回路を示すブロック図である。

【図4】(A)及び(B)は、図3の駆動回路に使用可能な駆動装置を示す回路図である。

【図5】図4(B)の駆動装置設計において示すエネルギー制御回路の一実施例の概要を示す回路図である。

【図6】図3に示すアドレス生成器の一実施例の概要を示す回路図である。

【図7】図3に示すプリントイネーブル抵抗の一実施例の概要を示す回路図である。

【図8】パルス幅変調(PWM)変換器を含む、プリントヘッド駆動回路の別の実施例を示すブロック図である。

【図9】グレースケール変調を含む、プリントヘッド駆動回路の別の実施例の概要を示す回路図である。

【図10】プリンタ及びプリントヘッド間の制御用相互接続ラインの数を削減するための多重化機構の概要を示す回路図である。

【符号の説明】

10 インタフェース回路

12 プリンタ

14 プリントヘッド

18 相互接続ライン

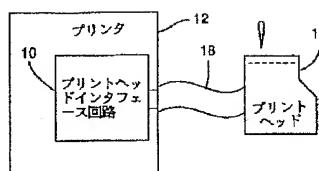
20 ヒータ抵抗

22 スイッチング装置

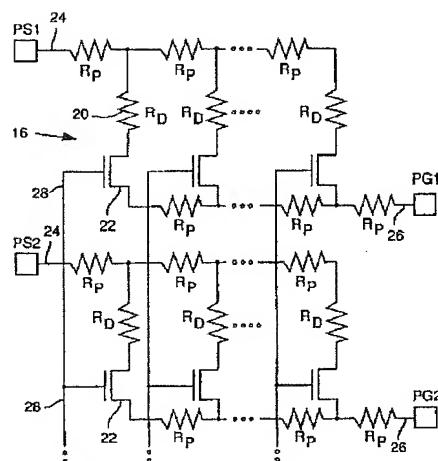
24, 26 給電用相互接続ライン

28 制御用相互接続ライン

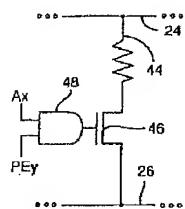
[四 1]



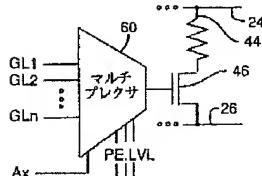
【图2】



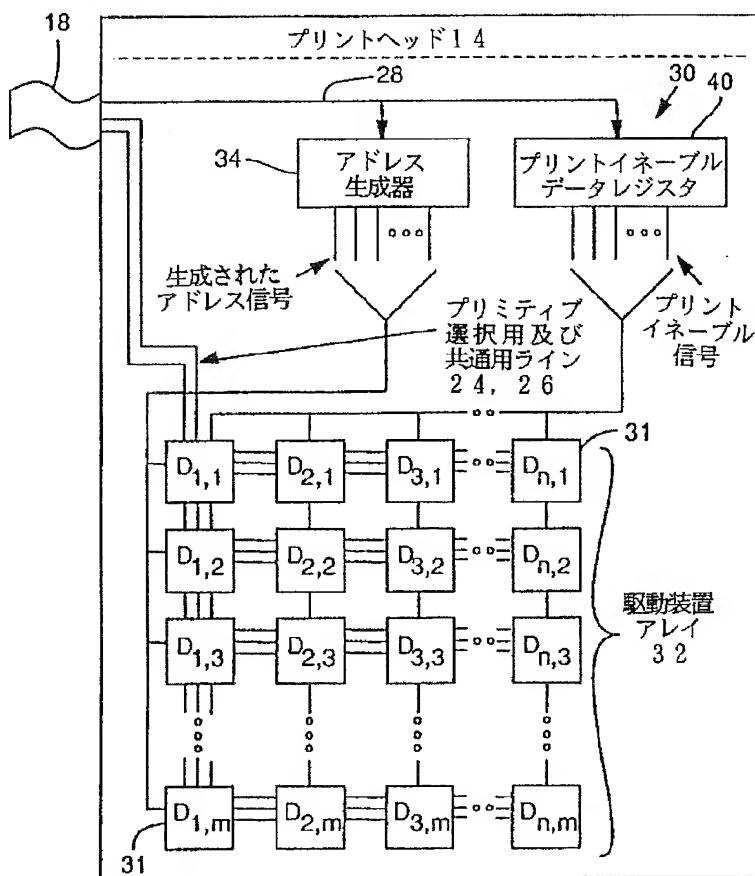
[图4]



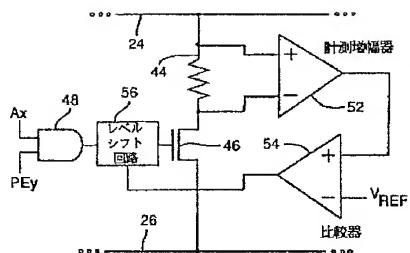
[図9]



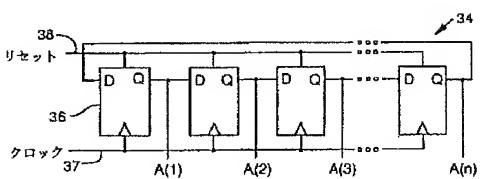
【図3】



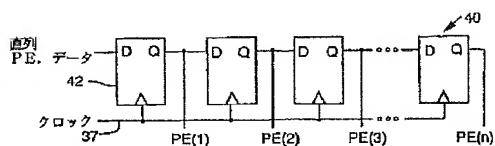
【図5】



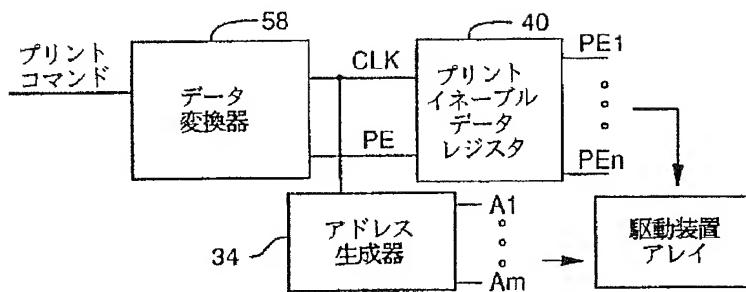
【図6】



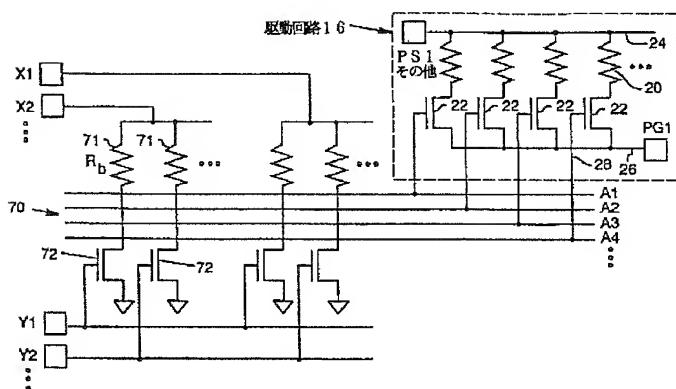
【図7】



〔四八〕



〔四〕 10



フロントページの続き

(72)発明者 エス・ダナ・セコンベ
アメリカ合衆国カリフォルニア州94404フ
オスター・シティ, グリーンウイッチ·
645

(72)発明者 ラジェーヴ・バッドヤル
アメリカ合衆国オレゴン州97333コーヴア
リス, サウスイースト・ヴィラ・436
(72)発明者 ジェイムズ・アール・ヒュリングス
アメリカ合衆国コロラド州80526フォー
ト・コリングズ, ドーヴァー・ドライヴ·
2200

【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第2部門第4区分
【発行日】平成13年8月14日(2001.8.14)

【公開番号】特開平6-198869
【公開日】平成6年7月19日(1994.7.19)
【年通号数】公開特許公報6-1989
【出願番号】特願平5-252726
【国際特許分類第7版】

B41J 2/01

29/00

【F1】

B41J 3/04 101 Z
29/00 C

【手続補正書】

【提出日】平成12年9月28日(2000.9.28)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】プリンタと相互接続されるサーマルインクジェットプリントヘッドであって、前記プリントヘッドに定電力を供給するための給電用相互接続体と、本質的に平衡化した寄生抵抗と共に前記給電用相互接続体に各々が接続された複数のヒータ抵抗と、該ヒータ抵抗の各々に1つずつ接続された複数の電力スイッチング装置であって、前記給電用相互接続体からの電力により前記ヒータ抵抗を選択的に付勢する、複数の電力スイッチング装置と、少なくとも2であって前記複数の電力スイッチング装置の全個数よりも小さい第1の数を指定するアドレス信号を生成する、逐次アドレス信号生成手段と、前記複数の電力スイッチング装置の第2の数を指定するプリントイネーブル信号を含むプリントコマンドを前記プリントヘッドに供給するための制御用相互接続体であって、前記第1の数の電力スイッチング装置及び前記第2の数の電力スイッチング装置の両方の一部をなす1つの電力スイッチング装置について前記アドレス信号及び前記プリントイネーブル信号の両方が与えられた際に前記複数の電力スイッチング装置の各々が該電力スイッチング装置に接続された前記ヒータ抵抗を付勢するようとする、制御用相互接続体とを備えている、サーマルインクジェットプリントヘッド。

【請求項2】前記電力スイッチング装置が、前記ヒータ抵抗と、前記給電用相互接続体と、回路を完成させるた

めのリターン経路とを含む回路内で相互接続されており、該電力スイッチング装置の各々が、導通状態と非導通状態との間で切り換わることが可能である、請求項1に記載のプリントヘッド。

【請求項3】前記プリントコマンドがアドレスクロック信号を更に含み、前記アドレス信号生成手段が、前記アドレス信号との同期をとるために前記アドレスクロック信号を受容する入力を更に備えている、請求項1に記載のプリントヘッド。

【請求項4】直列ストリームをなす複数のプリントイネーブル信号を、該複数のプリントイネーブル信号を1つ又は2つ以上の電力スイッチング装置に同時に加えるための形式へと変換する、プリント制御装置を備えている、請求項1に記載のプリントヘッド。

【請求項5】前記アドレス信号生成手段が、一連のアドレス信号を生成する状態機械である、請求項3に記載のプリントヘッド。

【請求項6】前記アドレス信号生成手段が循環シフトレジスタである、請求項3に記載のプリントヘッド。

【請求項7】前記電力スイッチング装置にプリントイネーブル信号を加えるプリント制御装置を更に備えている、前記電力スイッチング装置が1つのマトリクスに構成されており、1つのマトリクスグループをなす複数の電力スイッチング装置が1つの同じプリント信号を受信し、もう1つのマトリクスグループをなす複数の電力スイッチング装置が1つの同じアドレス信号を受信する、請求項1に記載のプリントヘッド。

【請求項8】前記プリンタからプリントコマンドを受信して該プリントコマンドをプリントイネーブル信号へと変換するデータ変換手段と、

該プリントイネーブル信号及び前記アドレス信号を前記電力スイッチング装置に加えるプリント制御装置とを更に備えている、請求項1に記載のプリントヘッド。

【請求項9】前記複数の電力スイッチング装置の内の少

なくとも 1 つに動作可能に接続されたゲートであって、前記プリントイネーブル信号及び前記アドレス信号に応じて少なくとも 1 つの前記電力スイッチング装置を動作させて該電力スイッチング装置に接続されたヒータ抵抗を付勢する、ゲートを備えている、請求項 1 に記載のプリントヘッド。

【請求項 10】プリンタに相互接続されたプリントヘッドのヒータ抵抗を選択的に付勢する方法であって、前記プリントヘッドに定電力を供給し、

複数のヒータ抵抗を、本質的に平衡化した寄生抵抗を介して前記定電力に接続し、

前記ヒータ抵抗の各々に 1 つずつ接続され、前記定電力

により前記ヒータ抵抗を選択的に付勢する、複数の電力

スイッチング装置を設け、

少なくとも 2 であって前記複数の電力スイッチング装置の全個数よりも小さい第 1 の数を指定するために逐次アドレス信号を生成し、

前記アドレス信号及び前記複数の電力スイッチング装置の第 2 の数を指定するためのプリントイネーブル信号を含むプリントコマンドを選択されたヒータ抵抗に接続し、これにより、前記第 1 の電力スイッチング装置及び前記第 2 の数の電力スイッチング装置の両方の一部をなす 1 つの電力スイッチング装置について前記アドレス信号及び前記プリントイネーブル信号の両方が与えられた際に、前記複数の電力スイッチング装置の各々によって該電力スイッチング装置に接続された関連する前記ヒータ抵抗が付勢される、という各ステップを有する、プリンタに相互接続されたプリントヘッドのヒータ抵抗を選択的に付勢する方法。

【請求項 11】前記プリントコマンドを前記ヒータ抵抗に接続する前記ステップが、前記プリンタと前記プリントヘッドとの間の单一の相互接続体により前記プリンタからプリントコマンドを送るステップを含む、請求項 10 に記載のプリントヘッド。

【請求項 12】前記プリントヘッドに定電力を供給する前記ステップが、前記プリンタと前記プリントヘッドとの間の单一の相互接続体により前記プリンタから定電力信号を送るステップを含む、請求項 10 に記載のプリントヘッド。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正内容】

【0015】マトリクス内の各行の駆動装置は、プリミティブであり、図 2 に示す最上行の PS1 等の関連するプリミティブ選択（「電力」）相互接続ライン 24 に給電を行うことにより選択的に点弧することができる。1 つのヒータ抵抗 20 につき均一のエネルギーを供給するためには、プリミティブ選択相互接続ライン及びプリミティブ

共通用相互接続ラインの寄生抵抗 R_p が図示のように慎重に平衡化され、1 つのプリミティブにつき一時に 1 つの抵抗 20 のみが付勢される。しかし、任意数のプリミティブ選択ラインを同時にイネーブルにすることが可能である。このため、PS1, PS2 等のイネーブルにされた各プリミティブ選択ライン 24 は、電力と複数のイネーブル信号のうちの 1 つとの双方を駆動回路 16 に供給する。駆動マトリクスに対する別のイネーブル信号は、各々の制御用相互接続ライン 28 により供給される A1, A2 等のアドレス信号であり、好適には、一時にその 1 つのみが能動化する。各々の制御用相互接続ライン 28 は、マトリクス列中の全てのスイッチング装置 22 と接続されており、該制御用相互接続ライン 28 がイネーブルまたは「能動」になった際に、即ち、スイッチング装置 22 をオンにする電圧レベルになった際に、全てのスイッチング装置が導通状態となるようになっている。或るヒータ抵抗 RD に関するプリミティブ選択用相互接続ライン 24 及び制御用相互接続ライン 28 の双方が同時に能動状態にある場合に、該抵抗 20 が付勢される。代替的に、各マトリクス列を、複数の駆動装置からなるプリミティブその他の所定のグループとすることが可能であり、及び、各行を、单一の制御用相互接続ライン 28 に接続された複数の駆動装置からなる列その他の所定のグループとすることが可能である。本書で用いる「マトリクス」という用語は、物理的ではなく電気的な関係を表すものである。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正内容】

【0017】より高度な実施例

図 3 は、相互接続ライン 24, 26, 28 の数を最小限にするプリントヘッド駆動回路 30 のより高度な実施例を示すものである。プリミティブ選択用相互接続ライン 24 と共に通用相互接続ライン 26 とが駆動装置 31 のアレイ 32 に定電力を供給する。ここで用いられるマトリクス等の「アレイ」とは、物理的ではなく電気的な関係を意味している。アレイ 32 中の寄生抵抗 R_p が全体に亘って平衡化される場合には、駆動装置のアレイ全体について、相互接続ライン 24, 26 の各 1 つしか必要でなくなり、そのライン数は最小限となる。このような平衡化は、実際に達成せざることが困難なものであるため、図 2 に示す態様で接続された相互接続ライン 24, 26 を各々が有する複数のプリミティブへとアレイ 32 を分割することが望ましい。代替的には、後述するようにエネルギー制御回路を駆動回路 30 に組み込むことも可能である。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正内容】

【0026】グレースケール変調機構を備えた駆動回路
プリンタ12によりプリントされるインク（多色または黒）の輝度(intensity)は、インク滴の体積及びインク滴の速度によって左右される。この輝度は、スイッチング装置46（または図2のスイッチング装置22）のゲートに印加される制御電圧を変動させることにより増減させることができる。この電圧は、上述のように、給電用相互接続ライン24, 26によりヒータ抵抗に供給されるエネルギー量を制御するものである。このようなグレースケール印刷を提供するアプローチの1つを図9に示す。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0027

【補正方法】変更

【補正内容】

【0027】オン／オフプリントヘッド基準電圧によって多数のアナログ電圧レベル GL_1, \dots, GL_n が生成されて、各スイッチング装置46の入力に接続するマルチプレクサ60等の選択装置に信号入力として供給される。PE.LVLは、 m ビットバス($m=\log_2 n$)であり、これは、マルチプレクサ60の選択入力に接続されて、マルチプレクサでのアナログ電圧レベルの選択を制御する。Axはマルチプレクサ60のイネーブル入力へのアドレス信号である。この機構は、アレイ32中の駆動装置の各々の行毎に、1グループの m ビットのプリントイネーブルデータを必要とする。特定の駆動装置のアドレス信号及びそのPE.LVLバスの双方が能動となった際に、その駆動装置が点弧される。選択されるアナログ電圧GLは、PE.LVLプリントイネーブルバス上のデータによって決まる。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0028

【補正方法】変更

【補正内容】

【0028】行の副多重化(sub-multiplexing)

ここで図10を参照する。プリントヘッド14への相互接続ラインを削減する別のアプローチは、図2の回路16中の駆動装置への制御用相互接続ラインの多重化である。このアプローチは「行の副多重化」(RSM:row sub-multiplexing)と呼ばれる。制御用相互接続ラインを矩形（または略矩形）アレイへと多重化することにより、相互接続ラインの数は「(列数×2) + (行数の平方根×2)」となる。RSMを用いた場合、最適化時の相互接続ラインの総数は、 $3\sqrt{n} \sim 3^3\sqrt{n}$ へと削減される。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0029

【補正方法】変更

【補正内容】

【0029】RSMによる相互接続ラインの削減は、前記のより高度な実施例及びその変形例の場合ほど劇的なものとはならないが、RSMは、簡素であり、例えば実施に必要なトランジスタ等の能動素子の数が少なくて済むという利点を有している。RSMはまた、簡単なNMOsプロセスを利用して必要なプリントヘッド回路を製造することを可能にするものである。例えば、図2の駆動回路16と比較した場合、RSMに必要な能動素子の追加数は、そのマトリクス中の行数に等しい。従って、RSMが駆動回路の大きさに与える影響は無視可能なものである。事実、駆動回路の特定のレイアウトに依存して、RSMは、相互接続パッド数の削減により、回路の大きさを実際に縮小することが可能である。図10に示すような抵抗ートランジスタ論理(RTL)構造を用いてRSMを実施する場合には、簡単なNMOs工程を利用してその構造を生成することができる。